

dr hab. Zbigniew Szadkowski, prof. nadzw. UŁ
Wydział Fizyki i Informatyki Stosowanej
Uniwersytetu Łódzkiego

**Recenzja rozprawy doktorskiej
mgr inż. Radosława Cieszewskiego
„Sparametryzowane metody szybkiej diagnostyki gorącej plazmy dla
eksperymentu ITER implementowane w układach FPGA”**

Praca doktorska przedstawiona przez **mgr inż. Radosława Cieszewskiego** została wykonana na Wydziale Elektroniki i Technik Informatycznych Politechniki Warszawskiej pod kierunkiem Prof. dr hab. inż. Ryszarda Romaniuka. Dyscyplina: Automatyka, Elektronika, Elektrotechnika i Technologie Kosmiczne

1. Jakie zagadnienie naukowe jest rozpatrzone w pracy (teza rozprawy) i czy zostało ono dostatecznie jasno sformułowane przez Autora? Jaki charakter ma rozprawa (teoretyczny, doświadczalny, inny)?

Badania nad nowymi, wydajnymi źródłami energii są prowadzone zarówno z powodu wyczerpywania się ziemskich zasobów kopalnianych, jak i ze względu na konieczność radykalnego obniżenia emisji gazów cieplarnianych. Obecnie prowadzone są zaawansowane eksperymenty badawcze związane z pozyskiwaniem energii z kontrolowanego procesu syntezy jądrowej w gorącej plazmie za pomocą urządzeń tokamakowych. Tego rodzaju badania wymagają m.in. nisko-latencyjnej analizy danych pomiarowych wielkich rozmiarów, gdyż plazma jest stanem wysoce niestabilnym, którego długoczasowe utrzymanie wymaga m.in. zastosowania wydajnych algorytmów sterujących przetwarzających dane pomiarowe z szybkich detektorów. Dlatego ważkim czynnikiem wpływającym na jakość przeprowadzanych badań jest zastosowanie zaawansowanych technologicznie systemów pomiarowych monitorujących stan plazmy w komorze tokamakowej. W obecnie istniejących rozwiązaniach aparaturowych, we wstępnej fazie obróbki sygnałów pomiarowych powszechnie stosuje się programowalne układy FPGA, w których są implementowane zaawansowane algorytmy przetwarzania numerycznego sygnałów pomiarowych. Muszą one być ściśle dostosowane do wymogów eksperymentu tokamakowego oraz zainstalowanego sprzętu pomiarowego. Dlatego w pracy Autor położył nacisk na opracowanie nowatorskich, sparametryzowanych metod przetwarzania numerycznego, które mogą być efektywnie implementowane w różnych układach FPGA, niezależnie od ich serii oraz wytwórcy. Ponadto typowy czas eksploatacji eksperymentu przekracza dekadę i w tym czasie nie dokonuje się jego istotnej modernizacji, a stąd wymagane jest wydajne programowanie starszych generacji układów FPGA.

Doktorant zaproponował tezę pracy stanowiącą, że *możliwe jest opracowanie wysoko sparametryzowanej metody wsadowej implementacji algorytmów w układach FPGA bazującej na metamodelu, która zapewni niską i stabilną latencję w systemach czasu rzeczywistego do diagnostyki gorącej plazmy*. Praca ma charakter teoretyczno-doświadczalny. Doktorant w pracy zaproponował zarówno autorską metodę implementacji algorytmów w układach FPGA, bazującą na metamodelu i wykonującą transformację algorytmu opisanego w języku wyższego poziomu do mikroinstrukcji kompilowanych przez

narzędzia syntezy HDL, jak również opracował specjalizowane narzędzia jak kompilator i emulator oraz z ich użyciem wykonał zestaw bibliotecznych operacji macierzowych i zaawansowany algorytm rozdzielania impulsów ładunkowych z detektora GEM dla eksperymentu tokamakowego.

2. Czy w rozprawie przeprowadzono w sposób właściwy analizę źródeł (w tym literatury światowej, stanu wiedzy i zastosowań w przemyśle) świadczącej o dostatecznej wiedzy Autora? Czy wnioski z przeglądu źródeł sformułowano w sposób jasny i przekonujący?

Autor w rozprawie zamieścił 119 pozycji literaturowych. W tym 13 źródeł jest polskojęzycznych, a pozostałych 106 źródeł jest anglojęzycznych. Autor dla 43 pozycji wskazuje adres internetowy z datą dokonanego dostępu, ponieważ wiele z nich jest wyłącznie dostępnych w wersji elektronicznej lub są to portale internetowe zawierające informacje wykorzystane w rozprawie. Pan mgr inż. Radosław Cieszewski odwołał się w rozprawie do 19 publikacji współautorskich (2 w jez. polskim i 17 w jez. angielskim). W tej grupie jest 12 publikacji, w której doktorant jest pierwszym autorem. Autor w swojej dysertacji w właściwy sposób wykorzystuje informacje zawarte w literaturze obejmujące aktualnie dostępne materiały naukowe, popularno-naukowe, jak również dokumentację techniczną. Na tej podstawie dokonuje autorskiego omówienia zarówno aktualnego stanu rozwoju eksperymentów tokamakowych na rzecz kontrolowanej fuzji jądrowej jak i stanu rozwoju dostępnych na rynku narzędzi HLS służących do tworzenia algorytmów DSP implementowanych w układach FPGA. Dobór pozycji literaturowych jest prawidłowy, co świadczy o bardzo dużej wiedzy i rozeznaniu Autora w zakresie interdyscyplinarnej tematyki pracy doktorskiej.

3. Czy Autor rozwiązał postawione zagadnienie i czy użył właściwej do tego metody i czy przyjęte założenia są uzasadnione?

Na podstawie wieloaspektowej analizy dostępnych materiałów naukowych oraz dokumentacji technicznej zawartej w bibliografii, Autor wskazał na szereg istotnych ograniczeń dostępnych narzędzi HLS w kontekście ich efektywnego i długoterminowego wykorzystania do opracowania i utrzymania nisko-latencyjnych algorytmów przetwarzania numerycznego dla eksperymentów tokamakowych, brak metod i standardów rozwoju tych systemów w sposób kontrolowany, z wykorzystaniem narzędzi inżynierii oprogramowania w celu uzyskania niezawodnych aplikacji użytkowych.

Autor poprawnie opracował w pracy szereg zagadnień sformułował kluczowe wymagania dla nowej metody programowania układów FPGA, która umożliwi:

- 1) efektywne programowanie algorytmów w układach FPGA na wyższych poziomach abstrakcji;
- 2) programowanie szerokiej gamy układów FPGA przez cały cykl życia tokamaka, wynoszący ponad dekadę, niezależnie od wsparcia producenta układu;
- 3) precyzyjne alokowanie zasobów sprzętowych służących do implementacji algorytmów DSP w układzie FPGA;
- 4) kontrolowanie minimalnej i stabilnej latencji, co pozwoli systemowi diagnostycznemu na pracę w czasie rzeczywistym z pętlą sprzężenia zwrotnego;

Ponadto Autor określił trzy cele pracy, których spełnienie pozwoliło na wykazanie poprawności zaproponowanej tezy pracy:

Cel 1 – „opracowanie autorskiego modelu procesu kompilacji języka wysokiego poziomu do mikroinstrukcji bazującego na metamodelu”: umożliwił efektywną implementację

nisko-latencyjnych algorytmów w układach FPGA dla systemów diagnostyki gorącej plazmy pracujących w czasie rzeczywistym, a także umożliwił opracowanie emulatora parametryzowanych mikroinstrukcji w celu weryfikacji algorytmów.

Cel 2 – „opracowanie biblioteki algorytmów numerycznych wspierających operacje arytmetyczne na macierzach bazującej na zaproponowanej metodzie”: umożliwił Autorowi rzeczywistą, obiektywną weryfikację użycia metamodelu do generacji mikroinstrukcji dla zróżnicowanych wymagań konfiguracyjnych, zweryfikowanych z użyciem emulatora i potwierdzonych następnie testami algorytmów macierzowych zaimplementowanych w układzie FPGA.

Cel 3 – „przeprowadzenie zaawansowanej implementacji oraz weryfikacji nowej metody i opracowanej biblioteki algorytmów numerycznych” dla reprezentatywnej implementacji algorytmu filtra FIR i docelowej implementacji algorytmu rozdzielania impulsów ładunkowych dla systemu diagnostyki plazmy tokamakowej.

Autor wykazał się wiedzą teoretyczną i umiejętnościami praktycznymi zarówno w zakresie doboru właściwych założeń, metod jak i prawidłowego użycia współczesnych narzędzi programistycznych. Tym samym wiedzę i umiejętności Autora oceniam bardzo wysoko.

4. Na czym polega oryginalność rozprawy, co stanowi samodzielny i oryginalny dorobek Autora, jaka jest pozycja rozprawy w stosunku do stanu wiedzy, czy poziomu techniki reprezentowanych przez literaturę światową?

Pan mgr inż. Radosław Cieszewski zaproponowała autorską metodę automatycznego przetwarzania algorytmów numerycznych opisanych językiem wysokiego poziomu Python do ciągu mikroinstrukcji stanowiących parametr instancji wykonawczej opracowanej w języku VHDL i podlegającej standardowej syntezy HDL do układu FPGA. W porównaniu z rozwiązaniami HLS dostępnymi na rynku, autorskie rozwiązanie doktoranta zapewnia:

- **szereki zakres parametryzacji** (np. ograniczenie liczby zasobów takich jak bloki DSP czy bloki pamięci lub graniczna wnoszona latencja przetwarzania potowego danych przez algorytm), z możliwością jej rozbudowy o nowe opcje;
- **przeszukiwanie przestrzeni rozwiązań po zakresie**, które pozwala na wybór rozwiązania najlepiej dopasowanego do założonych wymogów dla określonego układu FPGA o określonej szybkości pracy i dostępnych zasobach;
- **konfigurację parametrów przetwarzania algorytmu za pomocą wydzielonego pliku**, którego dobór jest niezależny od opisu algorytmu w języku wyższego poziomu i może być indywidualnie dostosowany np. do wymogów implementacji w danym układzie FPGA;
- **użycie obiektów wirtualnych i mikroinstrukcji** umożliwiających implementację algorytmu dla różnych serii układów FPGA od różnych wytwórców z użyciem tej samej sekwencji wygenerowanych poleceń;
- **użycie emulatora** w celu weryfikacji działania algorytmu (względem poszczególnych mikroinstrukcji i obiektów wirtualnych), a także automatycznej weryfikacji zgodności z symulacją kodu HDL;
- **wsparcie dla układów FPGA różnych producentów** dzięki realizacji mikroinstrukcji w formie sekwencji opisanych w języku VHDL i tym samym podlegających standardowej syntezy dla dowolnego układu FPGA za pomocą standardowych narzędzi dostarczanych przez producentów.

Jako oryginalny wkład Autora można w szczególności wymienić:

- w zakresie prac teoretycznych obejmujących opracowanie metody i modelu:
 - 1) zaproponowanie języka wysokiego poziomu (HLL) Python do opisu algorytmu;

- 2) opracowanie modelu kompilacji z oddzielnym plikiem parametrów;
 - 3) opracowanie modelu kompilacji z wykorzystaniem biblioteki mikroinstrukcji;
 - 4) opracowanie metamodelu, jako modelu wewnętrznych struktur sprzętowych tworzonych na podstawie zakresu parametrów wejściowych, umożliwiającego dynamiczną adaptację do zmieniających się warunków operacyjnych;
 - 5) opracowanie operacji grafowych optymalizacyjnych w celu podniesienia wydajności i efektywności obliczeń;
 - 6) opracowanie obiektów wirtualnych, które wprowadzają kolejną warstwę abstrakcji oraz ułatwiają implementację metamodelu dla różnych układów FPGA;
 - 7) opracowanie metody heurystycznej do rozwiązania problemu NP-trudnego;
- w zakresie prac doświadczalnych obejmujących implementację i testy algorytmów:
- 1) implementację wszystkich elementów nowej metody w prototypowym kompilatorze HLS pyhls;
 - 2) implementację emulatora mikroinstrukcji, który umożliwi symulację i testowanie mikroinstrukcji w środowisku wirtualnym;
 - 3) opracowanie operacji bibliotecznych, jak również implementację oraz testy operacji bibliotecznych na trzech poziomach: Python, emulator oraz na platformie sprzętowej;
 - 4) opracowanie implementację oraz testy filtrów FIR;
 - 5) opracowanie implementację, emulację oraz testy algorytmu rozdzielania impulsów ładunkowych z detektora GEM w celu diagnostyki plazmy tokamakowej w czasie rzeczywistym.

Oryginalny dorobek uzyskany przez Pana mgr inż. Radosława Cieszewskiego został kilkakrotnie zaprezentowany na międzynarodowej konferencji SPIE i opublikowany w *Proc. of SPIE* oraz zamieszczony w kilku publikacjach krajowych (m.in. w czasopiśmie *Elektronika - konstrukcje, technologie, zastosowania* oraz czasopiśmie *Przegląd Telekomunikacyjny - Wiadomości Telekomunikacyjne*).

5. Czy Autor wykazał się umiejętnością poprawnego i przekonującego przedstawienia uzyskanych przez siebie wyników (zwięzłość, jasność, poprawność redakcyjna rozprawy)?

Rozprawa została zredagowana w sposób przejrzysty, z wyraźną dbałością o logikę prezentacji omawianego materiału, a także o układ graficzny i detale rysunków oraz tabel. Praca składa się z ośmiu kolejno ponumerowanych rozdziałów, następnie bibliografii oraz dodatków.

Pierwsza część pracy ma typowo wprowadzający charakter. W rozdziale pierwszym Doktorant syntetycznie omówił zakres pracy i uzasadnił jej celowość. W rozdziale drugim krótko zarysował układ pracy. Zasadniczy wstęp stanowi rozdział trzeci, w którym Doktorant kolejno omawia: potrzebę poszukiwania nowych źródeł energii, pozyskiwanie energii z kontrolowanej syntezy termojądrowej w tokamaku, problematykę diagnostyki gorącej plazmy i istniejące rozwiązania jej monitorowania ze szczególnym wykorzystaniem układów FPGA do realizacji zaawansowanych algorytmów przetwarzania danych pomiarowych w czasie rzeczywistym. W dalszej części rozdziału trzeciego Autor zawarł obszerną analizę krytyczną dostępnych narzędzi HLS służących do implementacji algorytmów DSP w układach FPGA. Końcowe wnioski posłużyły Autorowi do sformułowania tezy i celów pracy zamieszczonych w rozdziale czwartym.

Druga część pracy ma głównie charakter autorski. W rozdziale piątym w pierwszej kolejności Autor szczegółowo omówił nową metodę implementacji algorytmów w układach FPGA opartą na metamodelu, jako modelu wewnętrznych struktur sprzętowych tworzonych

na podstawie zakresu parametrów wejściowych, umożliwiającego dynamiczną adaptację do zmieniających się warunków operacyjnych. W drugiej kolejności doktorant przedstawił koncepcję emulatora mikroinstrukcji przeznaczoną do weryfikacji działania algorytmu. W rozdziałach szóstym i siódmym Autor zamieścił omówienie implementacji oraz wyniki testów kolejno dla biblioteki wybranych operacji macierzowych filtru FIR i algorytmu rozdzielania impulsów ładunkowych z detektora GEM w celu diagnostyki plazmy tokamakowej w czasie rzeczywistym. Praca jest zakończona wyczerpującym podsumowaniem zawartym w rozdziale ósmym. Doktorant dokonał syntetycznego porównania uzyskanych własności autorskiego rozwiązania w odniesieniu do istniejących narzędzi HLS dwóch głównych producentów układów FPGA – firmy Intel (d. Altera) i firmy AMD (d. Xilinx).

Konkludując, układ rozprawy Pana mgr inż. Radosława Cieszewskiego jest prawidłowy. Liczne diagramy i tabele ułatwiają zrozumienie poruszanych przez Autora zagadnień. Bardzo pomocny jest wykaz akronimów użytych w tekście.

6. Jakie są słabe strony rozprawy i jej główne wady?

Praca ma wyraźnie charakter interdyscyplinarny, ponieważ dotyczy bardzo zaawansowanych metod przetwarzania złożonych algorytmów numerycznych przeznaczonych do specjalistycznego zastosowania w systemach diagnostyki gorącej plazmy tokamakowej. W konsekwencji wprowadzający rozdział trzeci jest bardzo obszerny i wielotematyczny. Dla poprawy czytelności pracy lepszym podejściem mogłoby być podzielenie tego rozdziału na dwa lub trzy mniejsze, ale jednolite tematycznie.

Autor dość ogólnikowo omawia sposób syntezy mikroinstrukcji, choć stanowią one główny element wykonawczy i zapewniają możliwość zastosowania różnych układów FPGA nawet od różnych producentów. W pracy brakuje przykładu realizacji przynajmniej wybranej mikroinstrukcji w języku HDL i na tej podstawie przedstawienia jej uniwersalnej syntezy dla różnych układów FPGA.

Autor w pracy przedstawia przykłady użycia emulatora do weryfikacji poprawności działania algorytmu na podstawie analizy wykonywanych mikroinstrukcji. Brakuje omówienia sposobu użycia emulatora do weryfikacji rezultatów symulacji kodu HDL wykonującego mikroinstrukcje.

W tekście rozprawy znalazły się drobne błędy edycyjne, jak np.:

- na str. 27 w skrócie: „z ang” brakuje kropki,
- na str. 51 zamiast słowa „potokowanie” lepiej jest użyć słowa „potokowość”,
- w kilku miejscach występuje słowo „paralelizacja”, które lepiej zastąpić np. słowem „zrównoleglanie”
- w kilku miejscach występuje słowo „parametryzowalność”, które lepiej zastąpić np. słowem „parametryzacja”
- na str. 112 błąd w słowie „równoleglona” - powinno być „zrównoleglona”,
- na str. 113 powtórzono słowo „saturacji”, lepiej używać słowa „nasycenia”,
- na str. 113 błąd w słowie „wieloportowe” - powinno być „wieloportowe”,
- na str. 147 w opisie rys. 10 błąd w słowie „potkowości” - powinno być „potokowości”,
- na str. 160 błąd w słowie „Osatecznie” - powinno być „Ostatecznie”,

Przedstawione wyżej uwagi nie wpływają na merytoryczną wartość pracy i nie zmieniają mojej pozytywnej oceny rozprawy.

7. Jaka jest przydatność rozprawy dla nauk technicznych?

Badania nad uzyskaniem kontrolowanej syntezy jądrowej są największym przedsięwzięciem badawczym realizowanym obecnie w Europie. Stanowią wielkie wyzwanie technologiczne i techniczne. Wymagania stawiane konstruktorom urządzeń pomiarowych stosowanych w tego typu eksperymentach są na granicy osiągalnych możliwości wydajnościowych. Z tego powodu zaproponowana w pracy nowatorska metoda efektywnej optymalizacji algorytmów numerycznych implementowanych w układach FPGA, służących do nisko-latencyjnego przetwarzania złożonych strumieni danych pomiarowych wielkich rozmiarów, istotnie wpływa na uzyskanie wymaganej wydajności całego systemu diagnostyki plazmy pracującego w czasie rzeczywistym. Zapewnia jednocześnie możliwość modyfikacji czy aktualizacji algorytmu w wieloletnim okresie działania eksperymentu.

Należy podkreślić, że rozwiązania zaproponowane i zrealizowane przez doktoranta mają bardzo uniwersalny charakter i posiadają potencjał ich wykorzystania w wielu innych eksperymentach fizycznych i pracach badawczych, tzn. wszędzie tam, gdzie są stosowane szybkie, nisko-latencyjne algorytmy numeryczne realizowane przez układy FPGA.

Z powyższych powodów rozwój nowych metod w tym zakresie ma bardzo duże znaczenie, zarówno dla rozwoju eksperymentów fizycznych jak i dla tych dziedzin nauki, które z tych eksperymentów czerpią. Biorąc to pod uwagę, należy ocenić przydatność uzyskanych rozwiązań, jako zdecydowanie zadowalające i perspektywiczne.

8. Do której z następujących kategorii Recenzent zalicza rozprawę:

- a) Niespełniająca wymagań stawianym rozprawom doktorskim przez obowiązujące przepisy
- b) Wymagająca wprowadzenia poprawek,
- c) Spełniająca wymagania,
- d) Spełniająca wymagania z wyraźnym nadmiarem,**
- e) Wybitnie dobra, zasługująca na wyróżnienie

Podsumowanie

Podsumowując przedstawianą opinię stwierdzam, że praca **mgr inż. Radosława Cieszewskiego „Sparametryzowane metody szybkiej diagnostyki gorącej plazmy dla eksperymentu ITER implementowane w układach FPGA”** spełnia wymagania formalne przepisów o rozprawach doktorskich zgodnie z Ustawą o stopniach naukowych i tytule naukowym oraz o stopniach i tytule w zakresie sztuki z dnia 14 marca 2003 – Dz. U. 2003, Nr 65, poz. 595 – z późniejszymi zmianami oraz wymagania zwyczajowe stawiane rozprawom doktorskim i **wniosuję o dopuszczenie doktoranta do publicznej obrony rozprawy.**

dr hab. Zbigniew Szadkowski prof. nadzw. UŁ

